

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.

vacuum, laser beams are made to continuously irradiate the amorphous silicon in a vacuum to perform laser annealing for crystallization. A silicon oxide film or a silicon nitride film is continuously formed in a vacuum on polycrystal silicon formed on a substrate 2. The substrate 2 spread with amorphous silicon is carried in or out of a film formation chamber 8 for forming amorphous silicon on the substrate 2, and a crystallization chamber 12 provided with a laser 11 for making laser beams irradiate amorphous silicon in a vacuum to polycrystallize it is kept in a vacuum and connected. This crystallization chamber 12 is further connected to a film formation chamber 10 for forming a silicon oxide film or a silicon nitride film on the substrate 2.

12/4/5

FN- DIALOG(R)File 347:JAPIO|
CZ- (c) 2000 JPO & JAPIO. All rts. reserv.|
TI- MANUFACTURE OF SEMICONDUCTOR DEVICE
PN- ~~09-01~~7729 -J P 9017729 A-
PD- January 17, 1997 (19970117)
AU- WATAYA KIMIHIDE
PA- SHARP CORP [000504] (A Japanese Company or Corporation), JP (Japan)
AN- 07-163726 -JP 95163726-
AD- June 29, 1995 (19950629)
IC- -6- H01L-021/20; H01L-021/268; H01L-029/786; H01L-021/336
CL- 42.2 (ELECTRONICS -- Solid State Components); 44.9 (COMMUNICATION -- Other)
KW- R002 (LASERS); R004 (PLASMA); R011 (LIQUID CRYSTALS); R096 (ELECTRONIC MATERIALS -- Glass Conductors); R100 (ELECTRONIC MATERIALS -- Ion Implantation)
AB- PURPOSE: To provide a manufacturing method for semiconductor devices such as TFT being capable of decreasing an interface level density between a semiconductor thin film and a second insulating film and of having a high electric field-effect mobility.

CONSTITUTION: In a manufacturing method for a semiconductor device for sequentially forming films such as a first insulating film 2, an amorphous semiconductor thin film 3a and a second insulating film 4 on the main surface 1a of an insulating substrate 1, processes for forming all the films or the processes for forming amorphous semiconductor thin films 3a and the second insulating film 4 are performed continuously without exposing to the atmosphere and, thereafter, the insulating substrate 1 is irradiated with a laser beam from the side of another main surface 1b, and the amorphous semiconductor thin film 3a is crystallized.

12/4/6

FN- DIALOG(R)File 347:JAPIO|
CZ- (c) 2000 JPO & JAPIO. All rts. reserv.|
TI- FABRICATING APPARATUS FOR SEMICONDUCTOR
PN- 09-007911 -J P 9007911 A-
PD- January 10, 1997 (19970110)
AU- KANETANI YASUHIRO
PA- SONY CORP [000218] (A Japanese Company or Corporation), JP (Japan)
AN- 07-174208 -JP 95174208-
AD- June 16, 1995 (19950616)
IC- -6- H01L-021/02; H01L-021/68
CL- 42.2 (ELECTRONICS -- Solid State Components); 36.1 (LABOR SAVING DEVICES -- Industrial Robots)
KW- R002 (LASERS); R004 (PLASMA); R096 (ELECTRONIC MATERIALS -- Glass

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-17729

(43) 公開日 平成9年(1997)1月17日

(51) Int.Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 21/20
21/268
29/786
21/336

H 0 1 L 21/20
21/268 Z
29/78 6 2 7 G

審査請求 未請求 請求項の数 5 O L (全 7 頁)

(21) 出願番号 特願平7-163726

(22) 出願日 平成7年(1995)6月29日

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 綿谷 公秀

大阪府大阪市阿倍野区長池町22番22号

シャープ株式会社内

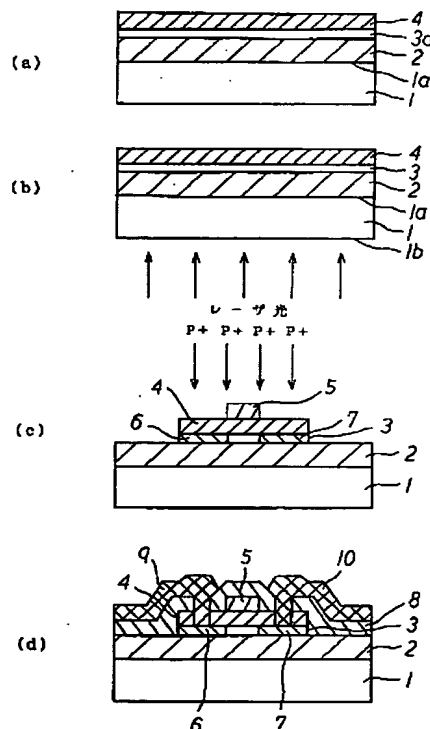
(74) 代理人 弁理士 梅田 勝

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【目的】 半導体薄膜と第2の絶縁膜との界面準位密度を小さくできると共に、高電界効果移動度を有するTFT等の半導体装置の製造方法を提供する。

【構成】 絶縁性基板1の一方の主面1aに、第1の絶縁膜2、非晶質半導体薄膜3a及び第2の絶縁膜4を順次成膜する半導体装置の製造方法において、全ての膜を成膜する工程若しくは非晶質半導体薄膜3a及び第2の絶縁膜4を成膜する工程を大気中に晒すことなく連続して行い、その後、レーザ光を絶縁性基板1の他方の主面1b側から照射して非晶質半導体薄膜3aを結晶化させる。



【特許請求の範囲】

【請求項 1】 絶縁性基板の一方の主面に、第 1 の絶縁膜、非晶質半導体薄膜及び第 2 の絶縁膜を順次成膜する半導体装置の製造方法において、

上記全ての膜を成膜する工程若しくは上記非晶質半導体薄膜及び上記第 2 の絶縁膜を成膜する工程を大気中に晒すことなく連続して行い、レーザ光を上記絶縁性基板の他方の主面側から照射して上記非晶質半導体薄膜を結晶化させることを特徴とする半導体装置の製造方法。

【請求項 2】 上記レーザ光を上記絶縁性基板の他方の主面側から照射して上記非晶質半導体薄膜を結晶化させる工程は大気中に晒すことなく行うことを特徴とする請求項 1 記載の半導体装置の製造方法。

【請求項 3】 上記第 1 の絶縁膜は上記レーザ光を透過する膜であることを特徴とする請求項 1 又は 2 記載の半導体装置の製造方法。

【請求項 4】 上記第 1 の絶縁膜の膜厚を、上記絶縁性基板と第 1 の絶縁膜との界面の反射率を極小になるように設定することを特徴とする請求項 3 記載の半導体装置の製造方法。

【請求項 5】 上記絶縁性基板の屈折率を n_0 、上記第 1 の絶縁膜の屈折率を n_1 、上記非晶質半導体薄膜の屈折率を n_2 、レーザ光の波長 λ としたときに、上記第 1 の絶縁膜の膜厚 d_0 が $\{n_1 \lambda / (2\pi)\} \cdot \tan^{-1} |(n_0 - n_2) / (n_0 - n_1)|$ で表される値の略整数倍で形成されることを特徴とする請求項 4 記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、結晶性半導体薄膜を用いた半導体装置の製造方法に関し、特にアクティブマトリクス型液晶表示装置等に使用される薄膜トランジスタ（以下、TFT と言う）の製造方法に関するものである。

【0002】

【従来の技術】近年、薄型で軽量、かつ低消費電力である利点を持つディスプレイとして液晶表示装置が注目を集めている。その中でも大面積化、高解像度及び低コスト化等の要求から、安価な低融点ガラスの一方の主面に多結晶シリコンを用いた TFT を形成する技術に大きな期待が寄せられている。

【0003】上記 TFT の活性領域となる半導体薄膜として多結晶シリコン薄膜を 600℃程度の低温で作製する技術としては、上記ガラスの一方の主面に非晶質シリコン薄膜を成膜した後、該非晶質シリコン薄膜を固相成長法やアニール処理によるレーザ結晶化法等を用いて多結晶化させる方法がある。その後、多結晶シリコン薄膜を所定形状にパターンニングして表面処理を施し、ゲート絶縁膜を成膜する。低温でゲート絶縁膜を成膜する方法としては、プラズマ化学気相成長法（PCVD 法）、減

圧化学気相成長法（LPCVD 法）、光化学気相成長法、低温で熱酸化膜を成膜する方法等がある。

【0004】

【発明が解決しようとする課題】低温で TFT を作製する場合に問題となるのは、半導体薄膜とゲート絶縁膜との間の界面の特性と半導体薄膜の電気特性の関係である。この問題を解決する作製方法としては、上記半導体薄膜とゲート絶縁膜との間の界面単位密度を小さくしてゲート絶縁膜を成膜する方法がある。このような方法は、例えば、上記のように低温で熱酸化膜を成膜する方法があるが、この成膜方法では、成膜速度が遅く、ゲート絶縁膜として十分な膜厚を得ることができない。

【0005】そこで、特開平 3-108319 公報に開示された半導体装置の製造方法は、少なくとも半導体薄膜及びゲート絶縁膜を同一チャンバ内で成膜する方法である。この場合、半導体薄膜の多結晶化は固相成長法によるものである。しかしながら、低温で固相成長させた多結晶シリコン薄膜は、電界効果移動度が小さいという課題を有している。また、高電界効果移動度の半導体装置を得る方法としては、レーザアニールによるレーザ結晶化法がある。このレーザ結晶化法は、レーザ光を絶縁性基板の一方の主面側から照射して半導体薄膜の結晶化が行われるため、レーザの光源に近い側の半導体薄膜の表面にエネルギーが集中し、半導体薄膜とゲート絶縁膜との界面温度が一番高くなり、レーザ結晶化法を停止したときには半導体薄膜の裏面側から固化される。そのため、絶縁膜の成分が半導体薄膜の表面側部分に偏析しやすくなる。また、レーザアニールによる局所的加熱のため、水素の爆発的な気化等により半導体薄膜の表面に凹凸が生じ、これがゲート絶縁膜との界面単位密度や TFT 特性に大きく影響を及ぼすという問題点があった。

【0006】本発明の半導体装置の製造方法は上記のような問題点を解決したもので、半導体薄膜と第 2 の絶縁膜との界面単位密度を小さくすることができると共に、高電界効果移動度を有する TFT 等の半導体装置の製造方法を提供することを目的とするものである。

【0007】

【課題を解決するための手段】上記目的を達成するための請求項 1 記載の発明は、絶縁性基板の一方の主面に、第 1 の絶縁膜、非晶質半導体薄膜及び第 2 の絶縁膜を順次成膜する半導体装置の製造方法において、上記全ての膜を成膜する工程若しくは上記非晶質半導体薄膜及び上記第 2 の絶縁膜を成膜する工程を大気中に晒すことなく連続して行い、レーザ光を上記絶縁性基板の他方の主面側から照射して上記非晶質半導体薄膜を結晶化させる製造方法である。

【0008】請求項 2 記載の発明は、上記請求項 1 記載の発明において、上記レーザ光を上記絶縁性基板の他方の主面側から照射して上記非晶質半導体薄膜を結晶化させる工程は大気中に晒すことなく行う製造方法である。

3

【0009】請求項3記載の発明は、上記請求項1又は2記載の発明において、上記第1の絶縁膜は上記レーザー光を透過する膜である。

【0010】請求項4記載の発明は、上記請求項3記載の発明において、上記第1の絶縁膜の膜厚を、上記絶縁性基板と第1の絶縁膜との界面の反射率を極小になるように設定する。

【0011】請求項5記載の発明は、上記請求項4記載の発明において、上記絶縁性基板の屈折率を n_0 、上記第1の絶縁膜の屈折率を n_1 、上記非晶質半導体薄膜の屈折率を n_2 、レーザー光の波長 λ としたときに、上記第1の絶縁膜の膜厚 d_0 が $\{n_1\lambda / (2\pi)\} \cdot \tan^{-1} |(n_0 - n_2) / (n_0 - n_1)|$ で表される値の略整数倍で形成される。

【0012】

【作用】以上のように、請求項1記載の発明は、絶縁性基板の一方の主面に、第1の絶縁膜、非晶質半導体薄膜、第2の絶縁膜の全て若しくは非晶質半導体薄膜、第2の絶縁膜を大気中に晒すことなく連続して成膜することにより、大気中に含有する不純物にて少なくとも半導体薄膜と第2の絶縁膜との界面が汚染されることがない。

【0013】また、レーザー光を絶縁性基板の他方の主面側から照射して非晶質半導体薄膜を結晶化させることにより、レーザー光に近い側の半導体薄膜の裏面にエネルギーが集中してその界面温度が一番高く、第1の絶縁膜の成分が半導体薄膜の裏面側部分には偏析しやすくなるが、レーザー照射を停止したときには半導体薄膜の表面側から固化されるので、第2の絶縁膜の成分が半導体薄膜の表面側部分に偏析することや水素の爆発的な気化等による半導体薄膜の表面に生じる凹凸を低減させる。

【0014】請求項2記載の発明は、上記請求項1記載の発明において、絶縁性基板の一方の主面に、第1の絶縁膜、非晶質半導体薄膜、第2の絶縁膜の全て若しくは非晶質半導体薄膜、第2の絶縁膜を大気中に晒すことなく成膜し、引き続き大気中に晒すことなく上記レーザー光を絶縁性基板の他方の主面側から照射して非晶質半導体薄膜を結晶化させることにより、第1の絶縁膜、非晶質半導体薄膜、第2の絶縁膜を成膜した絶縁性基板を成膜装置のチャンバから取り出す等の作業が省略できる。

【0015】請求項3記載の発明は、上記請求項1又は2記載の発明において、上記第1の絶縁膜は上記レーザー光を透過する膜であるので、絶縁性基板の他方の主面側から照射したレーザー光は第1の絶縁膜を透過して非晶質半導体薄膜に照射される。

【0016】請求項4記載の発明は、上記請求項3記載の発明において、上記第1の絶縁膜と絶縁性基板との界面の反射率を極小にすることにより、略すべてのレーザー光が第1の絶縁基板を透過して非晶質半導体薄膜に照射される。

4

【0017】請求項5記載の発明は、上記請求項4記載の発明において、第1の絶縁膜の膜厚 d_0 が $\{n_1\lambda / (2\pi)\} \cdot \tan^{-1} |(n_0 - n_2) / (n_0 - n_1)|$ で表される値の略整数倍で形成されることにより、略すべてのレーザー光が第1の絶縁膜を透過して非晶質半導体薄膜に照射される。

【0018】

【実施例】以下、本発明の半導体装置の製造方法の実施例を図1と共に詳細に説明する。本実施例では非晶質半導体膜の例として非晶質シリコン(a-Si)薄膜を用い、絶縁膜の例として二酸化ケイ素(SiO₂)膜を用いて説明する。プロセス温度は石英基板であれば1200℃の高温プロセスにも耐えられるが、ガラス基板を用いた場合には歪点が低いため約600℃程度の低温に制限される。

【0019】図1(a)～(d)は本発明の第1の実施例を示す半導体装置の製造工程図であり、図1(a)において、石英あるいはガラス等の絶縁性基板1の一方の主面1aに減圧CVD法又はプラズマCVD法等によりSiO₂膜の第1の絶縁膜2を成膜する。該第1の絶縁膜2上に減圧CVD法又はプラズマCVD法等によりノンドーパ-Si薄膜の非晶質半導体薄膜3aを例えば膜厚約100nm成膜する。該非晶質半導体薄膜3a上に減圧CVD法又はプラズマCVD法等によりSiO₂膜の第2の絶縁膜4を成膜する。

【0020】以上の工程を大気中に晒すことなく連続して行い、第1の絶縁膜2/非晶質半導体薄膜3a/第2の絶縁膜4の3層積層構造を形成する。この工程において、予め別の成膜装置で絶縁性基板1の一方の主面1aに第1の絶縁膜2を成膜した後、非晶質半導体薄膜3aと第2の絶縁膜4を大気中に晒されることなく連続して成膜する方法を用いても差し支えない。

【0021】また、第1の絶縁膜2/非晶質半導体薄膜3a/第2の絶縁膜4の3層積層構造を成膜する各工程間、即ち第1の絶縁膜2を成膜する工程、非晶質半導体薄膜3aを成膜する工程、第2の絶縁膜4を成膜する工程の間に熱処理等の工程が追加されても全く問題はない。例えば絶縁性基板1の一方の主面1aに第1の絶縁膜2を成膜した後、該第1の絶縁膜2の膜質を向上させるために熱処理等を施し、その後、非晶質半導体薄膜3aを成膜しても良い。本実施例においては、少なくとも非晶質半導体薄膜3aと第2の絶縁膜4を成膜する工程を大気中に晒すことなく行うものであり、第1の絶縁膜2、非晶質半導体薄膜3a、第2の絶縁膜4を成膜した絶縁性基板1を成膜装置から取り出して大気中に晒さないのであれば、成膜工程間に他の工程を追加しても大気中に含有する不純物にて少なくとも半導体薄膜と第2の絶縁膜との界面が汚染されることがない。

【0022】その後、第1の絶縁膜2、非晶質半導体薄膜3a、第2の絶縁膜4を成膜した絶縁性基板1をチャン

5

により取り出し、図1(b)に示すように、レーザ光を絶縁性基板1の他方の主面1b側から矢印方向に照射して非晶質半導体薄膜3aを結晶化させる。該レーザとしては、XeClエキシマレーザ(波長308nm)、KrFエキシマレーザ(波長248nm)、ArFエキシマレーザ(波長193nm)、XeF(波長353nm)等を用いることができる。レーザ光のエネルギー密度は200~400mJ/cm²、本実施例では例えば20~250mJ/cm²とした。レーザ光照射時には第1の絶縁膜2、非晶質半導体薄膜3a、第2の絶縁膜4を成膜した絶縁性基板1を200~300℃或いは400℃、本実施例では例えば400℃に加熱した。

【0023】レーザ光を絶縁性基板1の一方の主面1a側から照射すると、レーザの光源に近い側の非晶質半導体薄膜3aの表面にエネルギーが集中し、該非晶質半導体薄膜3aと第2の絶縁膜4との界面温度が一番高くなり、レーザ結晶化法を停止すると、半導体薄膜の裏面側部分から固化される。そのため、第2の絶縁膜4の成分が半導体薄膜の表面部分に偏析しやすくなり、水素の爆発的な気化等により半導体薄膜の表面に凹凸が発生する等、レーザ光の影響を受けやすく、特にトップゲート型TFTは、半導体薄膜の表面側に電流が流れるため、オン・オフ電流等に大きく影響を及ぼし、TFT特性が悪くなる。そのため本実施例では、レーザ光を絶縁性基板1の他方の主面1b側から照射している。レーザ光は非晶質半導体薄膜3aの裏面で吸収され、熱伝導により非晶質半導体薄膜3aの内部に伝わり、その薄膜の内部を熔融して再結晶化させる。その結果、第2の絶縁膜4との界面付近の非晶質半導体薄膜3aは良好な表面状態で結晶化されることになる。

【0024】上記レーザ光を照射する工程は、絶縁性基板1の一方の主面1aに、第1の絶縁膜2、非晶質半導体薄膜3a、第2の絶縁膜4を連続成膜した後、大気中に晒すことなく引き続きチャンバ内で行うようにしても良い。この場合、第1の絶縁膜2、非晶質半導体薄膜3a、第2の絶縁膜4を成膜した絶縁性基板1を成膜装置のチャンバから取り出す等の作業が省略できるため、半導体装置の製造工程を短縮することができ、スループットが向上する。

【0025】次に図1(c)に示すように、ゲート絶縁膜となる第2の絶縁膜4及びレーザ光の照射により結晶化された多結晶半導体(p-Si)薄膜3を島状にパターニングし、第1の絶縁膜2と第2の絶縁膜4との露出全面にアルミニウム(以下、Alと言う)等の金属膜を成膜し、図1(c)に示すように、該金属膜を上記島状構造にパターニングした第2の絶縁膜4及び多結晶半導体薄膜3上の略中央に残るようにパターニングしてゲート電極5を形成する。その後、図1(c)に示すように、イオン注入法、レーザードーピング法或いはプラズマドーピング法等を用いてNチャネルトランジスタを作

6

製するときにはリン(P⁺)、Pチャネルトランジスタを作製するときにはボロン(B⁺)を矢印方向から島状構造に形成した多結晶半導体薄膜3のソース・ドレイン領域6、7にドーピングする。

【0026】その後、レーザアニール法等により上記ソース・ドレイン領域6、7の不純物の活性化を行い、第1の絶縁膜2、島状構造に形成した多結晶半導体薄膜3、島状構造に形成した第2の絶縁膜4、ゲート電極5の露出全面に層間絶縁膜8を成膜する。該層間絶縁膜8には段差被覆性の良い有機シランを材料としたプラズマCVD法等によるSiO₂膜を膜厚数百nm~数μm成膜するのが一般的である。またこの他にも窒化シリコン(SiN_x)膜を用いることも可能である。

【0027】最後に図1(d)に示すように、上記ソース・ドレイン領域6、7上の層間絶縁膜8及びゲート絶縁膜4にコンタクトホールを開口し、該コンタクトホールにAl等の金属材料で形成したソース・ドレイン電極9、10を形成する。

【0028】尚、本実施例では、石英基板あるいはガラス基板のような非晶質基板を例に取って説明したが、基板はサファイア、CaF₂等の結晶性基板でも良い。また、第2の絶縁膜4を形成した後のTFTの製造方法はその一例を示したものであり、TFTの製造方法はこれに限定されるものではない。

【0029】次に本発明の半導体装置の製造方法の第2の実施例を図面と共に詳細に説明するが、図面は上記第1の実施例で用いた図1(a)~(d)の製造工程図と同じものであるので省略し、図1を用いて第2の実施例を説明する。尚、第2の実施例において、上記第1の実施例と同一部分は同一符号を付し、その説明は省略する。

【0030】上記第1の実施例においては、レーザ光を絶縁性基板1の他方の主面1b側から照射して非晶質半導体薄膜3aの結晶化を行う際、レーザ光は第1の絶縁膜2を介して非晶質半導体薄膜3aに照射する。そのため、第1の絶縁膜2がレーザ光を透過しにくい膜であれば、レーザ光が非晶質半導体薄膜3aに十分に到達せずに、非晶質半導体薄膜3aの結晶化が十分に行うことができない。第2の実施例では、レーザ光を透過する材料で形成した第1の絶縁膜2を用い、かつその膜厚をレーザ光が透過する際の妨げとならないように設定することにより、レーザ光が効率良く非晶質半導体薄膜3aに到達するため、良好な非晶質半導体薄膜3aの結晶化が行われる。

【0031】上記第1の実施例と同様に、レーザの光源に近い側の非晶質半導体薄膜3aの表面には凹凸が発生しやすく、特にトップゲート型TFTは、これが第2の絶縁膜と界面準位密度やTFT特性に大きく影響を及ぼす。そのため、レーザ光を絶縁性基板1の一方の主面1a側から照射することは好ましくない。また、非晶質半

7

導体薄膜3a上に形成された第2の絶縁膜4は、TFTのゲート絶縁膜に用いられるため、ゲート絶縁膜に要求される絶縁耐圧等の特性を満足させるためにはその膜厚はある程度限定される。仮にレーザ光を絶縁性基板1の一方の主面1a側から照射するとしても、第2の絶縁膜4の膜厚を透過膜になるように任意に設定することは困難である。

【0032】一方、第1の絶縁膜2はベースコート膜に用いられるため、その膜厚を増減しても第2の絶縁膜に比べてTFT特性に与える影響は少なく、ベースコート膜として機能する膜厚の範囲内で比較的任意に設定することが可能である。本実施例では第1の絶縁膜2と非晶質半導体薄膜3aとの界面でのレーザ光の反射率が極小となるように第1の絶縁膜2の膜厚を設定する。

【0033】次に本発明の半導体装置の製造方法の第3の実施例を図面と共に詳細に説明するが、図面は上記第1の実施例で用いた図1(a)～(d)の製造工程図と

$$R = \frac{n_1^2 (n_0 - n_2)^2 \cos^2 G - (n_0 n_1 - n_1^2)^2 \sin^2 G}{n_1^2 (n_0 + n_2)^2 \cos^2 G + (n_0 n_1 + n_1^2)^2 \sin^2 G}$$

$$G = 2\pi / \lambda \cdot n_1 d_0$$

【0036】となる。ここで、SiO₂膜の第1の絶縁膜2が透過膜として働くためにはR=0となれば良いので、

$$n_1^2 (n_0 - n_2)^2 \cos^2 G - (n_0 n_1 - n_1^2)^2 \sin^2 G = 0$$

$$\tan G = | (n_0 - n_2) / (n_0 - n_1) |$$

$$d_0 = \frac{n_1 \lambda}{2\pi} \tan^{-1} | (n_0 - n_2) / (n_0 - n_1) |$$

【0038】として定めることができる。上記の式に値を代入して第1の絶縁膜2の膜厚を求めると、d₀=219nmとなる。また、必要に応じて第1の絶縁膜2の膜厚が整数倍となるように設定することができる。第2の実施例において、反射率Rは0となるのが理想であるが、これは計算上の値であり、実際には成膜装置の性能や成膜条件等により第1の絶縁膜2の膜厚が数%から十数%程度ばらつき場合が十分に考えられ、反射率Rを完全に0にすることは極めて困難である。しかし、上記の始期の値を代入して求めた膜厚を目標値として第1の絶縁膜2を成膜すれば、仮にある程度の膜厚分布が生じたとしても成膜された第1の絶縁膜2は透過膜として十分に働くため、図1に示すように、レーザ光を矢印方向から非晶質半導体薄膜3aに照射した際、第1の絶縁膜2がレーザ光を反射することを極限に抑えているので、効率良く非晶質半導体膜3aを多結晶化することができ

8

同じものであるので省略し、図1を用いて第3の実施例を説明する。尚、第3の実施例において、上記第2の実施例と同一部分には同一符号を付し、その説明は省略する。

【0034】上記第2の実施例のように、第1の絶縁膜2を透明膜として用いる場合の膜厚を次のように決定する。レーザ光に波長λ=308nmのXeClエキシマレーザを用いる場合を例に取って説明する。絶縁性基板1となるガラス基板の屈折率をn₀(=1.526)、透過膜となるSiO₂膜の第1の絶縁膜2の屈折率をn₁(=1.45)、第1の絶縁膜2の膜厚をd₀nm、多結晶化する非晶質半導体薄膜3aの屈折率をn₂(=3.8)とする。そして、上記絶縁性基板1のガラス基板と第1の絶縁膜2のSiO₂膜との界面での反射率をRとすると、

【0035】

【数1】

$$R = \frac{n_1^2 (n_0 - n_2)^2 \cos^2 G - (n_0 n_1 - n_1^2)^2 \sin^2 G}{n_1^2 (n_0 + n_2)^2 \cos^2 G + (n_0 n_1 + n_1^2)^2 \sin^2 G}$$

【0037】

【数2】

る。

【0039】

【発明の効果】本発明の半導体装置は上記のような製造方法であるから、請求項1記載の発明は、絶縁性基板の一方の主面に、第1の絶縁膜、非晶質半導体薄膜、第2の絶縁膜の全て若しくは非晶質半導体薄膜、第2の絶縁膜を大気中に晒すことなく連続して成膜することにより、大気中に含有する不純物にて少なくとも半導体薄膜と第2の絶縁膜との界面が汚染されることがない。

【0040】また、レーザ光を絶縁性基板の他方の主面側から照射して非晶質半導体薄膜を結晶化させることにより、レーザ光に近い側の半導体薄膜の裏面にエネルギーが集中してその界面温度が一番高く、第1の絶縁膜の成分が半導体薄膜の裏面側部分には偏析しやすくなるが、レーザ照射を停止したときには半導体薄膜の表面側から固化されるので、第2の絶縁膜の成分が半導体薄膜の表

面側部分に偏析することや水素の爆発的な気化等による半導体薄膜の表面に生じる凹凸が低減されると共に、半導体薄膜と第2の絶縁膜との界面準位密度を小さくすることができる。

【0041】請求項2記載の発明は、上記請求項1記載の効果に加えて、絶縁性基板の一方の主面に、第1の絶縁膜、非晶質半導体薄膜、第2の絶縁膜の全て若しくは非晶質半導体薄膜、第2の絶縁膜を大気中に晒すことなく成膜し、引き続き大気中に晒すことなく上記レーザ光を絶縁性基板の他方の主面側から照射して非晶質半導体薄膜を結晶化させることにより、第1の絶縁膜、非晶質半導体薄膜、第2の絶縁膜を成膜した絶縁性基板を成膜装置のチャンバから取り出す等の作業が省略できるため、半導体装置の製造工程を短縮することができ、スループットを向上させることができる。

【0042】請求項3記載の発明は、上記請求項1又は2記載の効果に加えて、上記第1の絶縁膜は上記レーザ光を透過する膜であるので、絶縁性基板の他方の主面側から照射したレーザ光は第1の絶縁膜を透過して非晶質半導体薄膜に照射されるため、非晶質半導体薄膜を結晶化させることができる。

【0043】請求項4記載の発明は、上記請求項3記載の効果に加えて、上記第1の絶縁膜と絶縁性基板との界面の反射率を極小にすることにより、略すべてのレーザ光が第1の絶縁基板を透過して非晶質半導体薄膜に照射されるので、効率良く非晶質半導体薄膜を結晶化させる

ことができる。

【0044】請求項5記載の発明は、上記請求項4記載の効果に加えて、第1の絶縁膜の膜厚 d_0 が $\{n_1\lambda / (2\pi)\} \cdot \tan^{-1} |(n_0 - n_2) / (n_0 - n_1)|$ で表される値の略整数倍で形成されることにより、略すべてのレーザ光が第1の絶縁膜を透過して非晶質半導体薄膜に照射されるので、請求項4記載と同様の効果を奏する。

【図面の簡単な説明】

【図1】(a)～(d)は本発明の半導体装置の製造方法の実施例を示す製造工程図である。

【符号の説明】

- 1 絶縁性基板
- 1 a 絶縁性基板の一方の主面
- 1 b 絶縁性基板の他方の主面
- 2 第1の絶縁膜
- 3 a 非晶質半導体薄膜
- 3 多結晶半導体薄膜
- 4 第2の絶縁膜
- 5 ゲート電極
- 6 半導体薄膜のソース領域
- 7 半導体薄膜のドレイン領域
- 8 層間絶縁膜
- 9 ソース電極
- 10 ドレイン電極

【図 1】

